

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**Digital signal reproducing apparatus using a Viterbi decoder**

Patent Number: ☐ US5508993  
Publication date: 1996-04-16  
Inventor(s): HAYASHI HIDEKI (JP); KURIBAYASHI HIROKI (JP)  
Applicant(s): PIONEER ELECTRONIC CORP (JP)  
Requested Patent: ☐ JP7262694  
Application Number: US19950377411 19950124  
Priority Number(s): JP19940010504 19940201; JP19950004739 19950117  
IPC Classification: G11B7/00  
EC Classification: G11B20/10A  
Equivalents:

---

**Abstract**

---

A digital signal reproducing apparatus using a Viterbi decoder, reproduces a digital signal without deteriorating the decoding performance even if a DC component is included in recorded data or the optical characteristics such as a reflection index or a refraction factor of an optical recording medium has altered. The digital signal reproducing apparatus converts read signals read from a recording medium to a digital sample value series by means of A/D conversion, extracts specified sample values from the sample value series to use an average of the specified sample values as an offset level, and uniformly adds a value corresponding to this offset level to each estimated sample value in a Viterbi decoder.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-262694

(43) 公開日 平成7年(1995)10月13日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	-	F I	技術表示箇所
G 1 1 B 20/10	3 4 1 B	9463-5D			
20/18	5 3 4 A	8940-5D			
	5 7 0 F	8940-5D			
	D	8940-5D			

審査請求 未請求 請求項の数7 O L (全 15 頁)

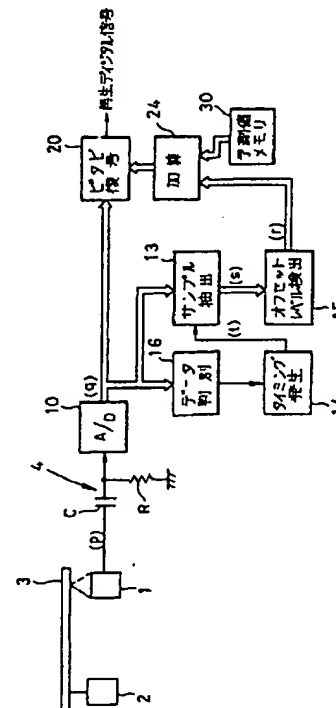
(21) 出願番号	特願平7-4739	(71) 出願人	000005016 バイオニア株式会社 東京都目黒区目黒1丁目4番1号
(22) 出願日	平成7年(1995)1月17日	(72) 発明者	林 英樹 埼玉県鶴ヶ島市富士見6丁目1番1号バイオニア株式会社総合研究所内
(31) 優先権主張番号	特願平6-10504	(72) 発明者	栗林 祐基 埼玉県鶴ヶ島市富士見6丁目1番1号バイオニア株式会社総合研究所内
(32) 優先日	平6(1994)2月1日	(74) 代理人	弁理士 藤村 元彦
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 デジタル信号再生装置

(57) 【要約】

【目的】 記録データに直流成分が含まれる場合や、光学式記録媒体の反射率及び屈折率等の光学的特性が変動した場合に読取信号にオフセットが生じてしまっても復号性能を劣化させることなくデジタル信号の再生を行うことが可能なデジタル信号再生装置を提供することを目的とする。

【構成】 記録媒体から読み取られた読取信号をA/D変換してデジタルのサンプル値系列に変換し、かかるサンプル値系列の中から所定サンプル値を抽出してこの所定サンプル値の平均値をオフセットレベルとし、このオフセットレベルをビタビ復号器における予測サンプル値の各々に一律に加算する。



## 【特許請求の範囲】

【請求項 1】 デジタル信号が記録されている記録媒体から読取られた読取信号から記録情報の再生を行って再生デジタル信号を得るデジタル信号再生装置であって、

前記読取信号を順次サンプリングしてデジタルのサンプル値系列に変換する A/D 変換器と、

前記サンプル値系列中から所定サンプル値を抽出するサンプル値抽出手段と、

前記所定サンプル値の平均値を求めてこの平均値に応じたオフセット信号を発生するオフセット検出手段と、

前記サンプル値系列中のサンプル値各々から前記オフセット信号を減算した減算結果をオフセット補正サンプル値として得る減算手段と、

前記オフセット補正サンプル値に基づいて復号処理を行って再生デジタル信号を得る復号手段とを有することを特徴とするデジタル信号再生装置。

【請求項 2】 デジタル信号が記録されている記録媒体から読取られた読取信号から記録情報の再生を行って再生デジタル信号を得るデジタル信号再生装置であって、

前記読取信号を順次サンプリングしてデジタルのサンプル値系列に変換する A/D 変換器と、

前記サンプル値系列中から所定サンプル値を抽出するサンプル値抽出手段と、

前記所定サンプル値の平均値を求めてこの平均値に応じたオフセット信号を発生するオフセット検出手段と、

前記サンプル値系列の各サンプル値として取り得る複数の予測サンプル値を記憶している予測値メモリと、

前記予測サンプル値各々に前記オフセット信号を一律に加算してオフセット補正予測サンプル値を得る加算手段と、

前記サンプル値系列の各サンプル値と前記オフセット補正予測サンプル値各々との 2 乗誤差値の累算加算値が最小となるデータ系列を前記再生デジタル信号として復号する復号手段とを有することを特徴とするデジタル信号再生装置。

【請求項 3】 前記記録媒体には同期検出用の鏡面部が設けられており、前記サンプル値抽出手段は、前記サンプル値系列中から前記鏡面部に対応したサンプル値を前記所定サンプル値として抽出することを特徴とする請求項 1 または 2 記載のデジタル信号再生装置。

【請求項 4】 前記記録媒体には所定パターン信号が記録されており、前記サンプル値抽出手段は、前記サンプル値系列中から前記所定パターン信号に対応したサンプル値を前記所定サンプル値として抽出することを特徴とする請求項 1 または 2 記載のデジタル信号再生装置。

【請求項 5】 前記サンプル値抽出手段は、前記サンプル値系列中からランレングスが所定長よりも長い区間内にて得られたサンプル値を前記所定サンプル値として抽

出することを特徴とする請求項 1 または 2 記載のデジタル信号再生装置。

【請求項 6】 前記記録媒体にはパースナルレスポンス方式による情報信号が記録されており、前記サンプル値抽出手段は、前記サンプル値系列中から所定範囲内のレベルを有するサンプル値を前記所定サンプル値として抽出することを特徴とする請求項 1 または 2 記載のデジタル信号再生装置。

【請求項 7】 前記復号手段は、ビタビ復号器であることを特徴とする請求項 1 または 2 記載のデジタル信号再生装置。

## 【発明の詳細な説明】

【 0 0 0 1 】

【産業上の利用分野】 本発明は、光ディスク、磁気ディスク、磁気テープ等の記録媒体に記録されているデジタル信号の再生装置に関する。

【 0 0 0 2 】

【背景技術】 記録媒体に高密度記録されたデジタル信号を高い信頼性をもって復号する方法としてビタビ復号 (Viterbi Algorithm) が知られている。このビタビ復号においては、かかる記録媒体から読み取られた読取信号を所定の閾値に基づいて「1」又は「0」の 2 値に判定するのではなく、読取信号をサンプリングして得られたサンプル値を連続したサンプル値の時系列として捉えて確からしいデータ系列を得るものである。

【 0 0 0 3 】 図 1 は、かかるビタビ復号を適用して光学式記録媒体としての光ディスクに高密度記録されたデジタル信号を再生するデジタル信号の再生装置の構成を示す図である。図において、光ピックアップ 1 は、スピンドルモータ 2 によって回転駆動される光ディスク 3 に光ビームを照射する。更に、光ピックアップ 1 は、かかる光ディスク 3 からの反射光を光電変換して読取信号 (p) を得てこれをコンデンサ C 及び抵抗 R からなるバイパス回路 4 に供給する。かかる読取信号 (p) の一例を図 2 の実線にて示す。バイパス回路 4 は、光ピックアップ 1 から供給された読取信号 (p) 中の直流成分を除去してこれを A/D 変換器 10 に供給する。A/D 変換器 10 は、かかるバイパス回路 4 を介して光ピックアップ 1 から供給された読取信号を所定サンプルタイミングにてデジタルのサンプル値系列 (q) に変換してこれをビタビ復号器 20 に供給する。予測値メモリ 30 には、サンプル値系列 (q) の各サンプル値として取り得る理想的な値 (ノイズ等の影響を受けない場合に得られる値) としての複数の予測サンプル値が予め記憶されている。

【 0 0 0 4 】 ビタビ復号器 20 は、かかる予測値メモリ 30 に記憶されている各予測サンプル値を用いて、A/D 変換器 10 から順次供給されてくるサンプル値系列 (q) における状態遷移 (この状態遷移の 1 つをブランチと称し、連続する状態遷移をパスと称する) を想定し

て、かかるブランチの確からしさ示すブランチメトリック、及びバスの確からしさ示すバスメトリックを計算する。ビタビ復号器 20 は、これらブランチメトリック及びバスメトリックに基づいて、確からしいデータ系列を復号する。

【0005】図 3 は、かかるビタビ復号器 20 の内部構成を示す図である。図において、ブランチメトリック演算回路 21 は、予測値メモリ 30 に記憶されている複数の予測サンプル値各々と、サンプル値系列 (q) における各サンプル値との 2 乗誤差、すなわち  $\{[\text{サンプル値系列 (q)}] - [\text{予測サンプル値}]\}^2$  を夫々求め、これらをブランチメトリック信号としてバスメトリック演算回路 22 に供給する。バスメトリック演算回路 22 は、かかるブランチメトリック信号の累算加算値を各バス毎に計算してバスメトリックを得て、かかる累算加算値が最小となるバスを示すバス選択信号をバスメモリ 23 に供給する。バスメモリ 23 は、バス選択信号に応じて、「0」及び「1」の 2 値からなるデータ系列を更新しつつこれを再生デジタル信号として順次出力する。

【0006】図 4 は、バスメモリ 23 の内部構成の一例を示す図である。図において、バス選択信号 A が論理「0」である場合、フリップフロップ F1 ~ F4 からなるレジスタは、かかるフリップフロップ F1 ~ F4 の各々に記憶されている 2 値のデジタル信号をシフトしつつ、順次フリップフロップ F4 から出力する。この間、フリップフロップ F1 は、セクタ S1 を介して供給されてくる論理「0」の信号を取り込みこれを記憶する。一方、バス選択信号 A が論理「1」である場合、フリップフロップ F2 ~ F4 からなるレジスタは、フリップフロップ F5 ないし F7 の各々に記憶されている 2 値のデジタル信号を夫々取り込み記憶する。この間、フリップフロップ F1 は、セクタ S1 を介して供給されてくる論理「1」の信号を取り込みこれを記憶する。又、バス選択信号 B が論理「0」である場合、フリップフロップ F6 ~ F8 からなるレジスタは、フリップフロップ F1 ないし F3 の各々に記憶されている 2 値のデジタル信号を夫々取り込み記憶する。この間、フリップフロップ F5 は、セクタ S5 を介して供給されてくる論理「0」の信号を取り込みこれを記憶する。一方、バス選択信号 B が論理「1」である場合、フリップフロップ F5 ~ F8 からなるレジスタは、かかるフリップフロップ F5 ~ F8 の各々に記憶されている 2 値のデジタル信号をシフトする。この間、フリップフロップ F5 は、セクタ S5 を介して供給されてくる論理「1」の信号を取り込みこれを記憶する。尚、上述の如きフリップフロップ F1 ~ F8 の動作は、所定クロックタイミング（図示せず）毎に実行されるものである。

【0007】かかる構成により、フリップフロップ F1 ~ F4 からなるレジスタに記憶されている「0」及び「1」の 2 値からなるデータ系列が、バス選択信号に依

じて更新されつつ再生デジタル信号として順次出力されるのである。尚、上記図 4 の実施例においては、そのシフト段数を 4 ビット構成としているが、実際には 20 ~ 200 ビット構成のものが使用されることが多い。

【0008】以上の如く、ビタビ復号器 20 は、A/D 変換器 10 から供給されたサンプル値系列 (q) の各サンプル値と、予測値メモリ 30 に記憶されている複数の予測サンプル値の各々とに基づいてブランチメトリック及びバスメトリックを算出し、これにより、入力系列に対して最も 2 乗誤差が小となるデータ系列を復号して再生デジタル信号とするものである。かかるビタビ復号を行うことにより、読取信号 (p) の S/N が低い場合であっても信頼性の高いデータ復号が可能となる。

【0009】ここで、図 1 の如き光ディスク再生系において、記録データに直流成分が含まれる場合や、光ディスク 3 の反射率及び屈折率等の特性が変動した場合、読取信号 (p) の波形は図 2 の破線で示されるが如くオフセットが生じたものとなる。この際、A/D 変換器 10 にて得られるサンプル値系列 (q) 自体もかかるオフセットに応じた分だけ値がシフトしたものとなる。しかしながら、上記ビタビ復号器 20 は、上述の如く一律にその値がシフトしてしまったサンプル値系列 (q) に対しては、ブランチメトリック及びバスメトリックの計算において誤差が生じるので、復号性能が劣化するという問題が発生した。

【0010】

【発明が解決しようとする課題】本発明は、かかる問題を解決すべくなされたものであり、記録データに直流成分が含まれる場合や、光学式記録媒体の反射率及び屈折率等の光学的特性が変動した場合に読取信号にオフセットが生じてしまっても、復号性能を劣化させることなくデジタル信号の再生を行うことが可能なデジタル信号再生装置を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明の第 1 の特徴によるデジタル信号再生装置は、デジタル信号が記録されている記録媒体から読取られた読取信号から記録情報の再生を行って再生デジタル信号を得るデジタル信号再生装置であって、前記読取信号を順次サンプリングしてデジタルのサンプル値系列に変換する A/D 変換器と、前記サンプル値系列中から所定サンプル値を抽出するサンプル値抽出手段と、前記所定サンプル値の平均値を求めてこの平均値に応じたオフセット信号を発生するオフセット検出手段と、前記サンプル値系列中のサンプル値各々から前記オフセット信号を減算した減算結果をオフセット補正サンプル値として得る減算手段と、前記オフセット補正サンプル値に基づいて復号処理を行って再生デジタル信号を得る復号手段とを有する。

【0012】本発明の第 2 の特徴によるデジタル信号再生装置は、デジタル信号が記録されている記録媒体

から読取られた読取信号から記録情報の再生を行って再生デジタル信号を得るデジタル信号再生装置であって、前記読取信号を順次サンプリングしてデジタルのサンプル値系列に変換するA/D変換器と、前記サンプル値系列中から所定サンプル値を抽出するサンプル値抽出手段と、前記所定サンプル値の平均値を求めてこの平均値に応じたオフセット信号を発生するオフセット検出手段と、前記サンプル値系列の各サンプル値として取り得る複数の予測サンプル値を記憶している予測値メモリと、前記予測サンプル値各々に前記オフセット信号を一律に加算してオフセット補正予測サンプル値を得る加算手段と、前記サンプル値系列の各サンプル値と前記オフセット補正予測サンプル値各々との2乗誤差値の累算加算値が最小となるデータ系列を前記再生デジタル信号として復号する復号手段とを有する。

#### 【0013】

【作用】本発明の第1の特徴によるデジタル信号再生装置は、記録媒体から読み取られた読取信号をA/D変換してデジタルのサンプル値系列に変換し、かかるサンプル値系列の中から所定サンプル値を抽出してこの所定サンプル値の平均値をオフセットレベルとし、上記A/D変換されたサンプル値の各々に対して一律にこのオフセットレベルを減算することにより、オフセット補正がなされた補正サンプル値を得る。

【0014】本発明の第2の特徴によるデジタル信号再生装置は、記録媒体から読み取られた読取信号をA/D変換してデジタルのサンプル値系列に変換し、かかるサンプル値系列の中から所定サンプル値を抽出してこの所定サンプル値の平均値をオフセットレベルとし、このオフセットレベルをビタビ復号器における予測サンプル値の各々に一律に加算したものを最終的な予測サンプル値としてビタビ復号器に供給する。

#### 【0015】

【実施例】以下、本発明の実施例について説明する。図5は、本発明の第1の特徴によるデジタル信号再生装置の構成の一例を示す図である。図において、光ピックアップ1は、スピンドルモータ2によって回転駆動される光ディスク3に光ビームを照射する。かかる光ディスク3は、例えばサーボエリア及びデータエリアを情報読取方向に対して周期的に交互に配置したサンプルサーボ方式による記録ディスクである。

【0016】図6は、かかるサンプルサーボ方式による光ディスク3の構成の一例を示す図である。図の如く、かかる光ディスク3におけるサーボエリアには、トラッキングサーボ用のウォブルピットP<sub>t</sub>、同期検出用及びフォーカスサーボ用の鏡面部D、及び再生クロックの位相検出用のクロックピットP<sub>c</sub>が各記録トラック毎に形成されている。

【0017】光ピックアップ1は、かかる光ディスク3からの反射光を光電変換して読取信号(p)を得て、こ

れをコンデンサC及び抵抗Rからなるバイアス回路4に供給する。バイアス回路4は、光ピックアップ1から供給された読取信号(p)中の直流成分を除去してこれをA/D変換器10に供給する。A/D変換器10は、かかるバイアス回路4を介して光ピックアップ1から供給された読取信号を所定サンプルタイミングにてデジタルのサンプル値系列(q)に変換してこれを減算回路11、同期検出回路12及びサンプル値抽出回路13に夫々供給する。

【0018】同期検出回路12は、A/D変換器10から連続して供給されてくるサンプル値系列(q)が、図6に示されるが如き同期検出用の鏡面部Dに対応したものであるかを検出して検出信号をタイミング発生回路14に供給する。タイミング発生回路14は、かかる検出信号の供給時点を基準にして、光ピックアップ1による鏡面部Dのトレース期間内において所定パルス幅のタイミング信号(t)を発生し、これをサンプル値抽出回路13に供給する。サンプル値抽出回路13は、A/D変換器10から連続して供給されてくるサンプル値系列(q)の内、上記タイミング信号(t)の発生期間内に得られた各サンプル値を抽出し、これをオフセットサンプル値(s)としてオフセットレベル検出回路15に供給する。オフセットレベル検出回路15は、かかるオフセットサンプル値(s)の平均値を求めこれをオフセットレベルとして検出し、このオフセットレベルに対応したオフセット信号(r)を減算回路11に供給する。減算回路11は、上記サンプル値系列(q)の各々から一律にオフセット信号(r)を減算して得られた減算結果をオフセット補正サンプル値系列(k)としてビタビ復号器20に供給する。予測値メモリ30には、サンプル値系列(q)の各サンプル値として取り得る理想的な値(ノイズ等の影響を受けない場合に得られる値)としての複数の予測サンプル値が予め記憶されている。

【0019】ビタビ復号器20は、かかる減算回路11から供給されたオフセット補正サンプル値系列(k)の各サンプル値、及び予測値メモリ30に記憶されている複数の予測サンプル値各々に基づいてブランチメトリック及びパスメトリックを算出し、これにより入力系列に対して最も2乗誤差が小となるデータ系列を復号して再生デジタル信号とする。尚、かかるビタビ復号器20においては、図3に示されるが如き構成と同一構成であるので詳細な説明は省略する。

【0020】図7は、かかる構成における動作波形の一例を示す図である。図においては、読取信号(p)にレベルRのオフセットが生じている場合において、光ピックアップ1が光ディスク3のサーボエリアをトレースした際に得られる各内部信号波形を示すものである。尚、図7において、図5に付されている符号と同一符号の信号は同一信号を示している。

【0021】この際、A/D変換器10からは、図7の

10

20

30

40

50

如く、かかるレベルRの分だけ一律にレベルシフトしたサンプル値系列(q)が出力される。同期検出回路12及びタイミング発生回路14は、かかるサンプル値系列(q)に基づいて、光ピックアップ1が鏡面部Dをトレースしている期間を推定し、この期間内に所定パルス幅のタイミング信号(t)を発生する。サンプル値抽出回路13は、上記サンプル値系列(q)の内、タイミング信号(t)の発生期間内に得られた各サンプル値をオフセットサンプル値(s)として抽出する。オフセットレベル検出回路15は、かかるオフセットサンプル値(s)の各々から平均値を求める。この際、かかるオフセットサンプル値(s)の各々は上記レベルRに相当するものであるため、上記平均値はこのレベルRとなる。オフセットレベル検出回路15は、かかるレベルRに対応したオフセット信号(r)を減算回路11に供給する。減算回路11は、A/D変換器10から連続して供給されてくるサンプル値系列(q)の各々から一律に上記レベルRを減算して図の如きオフセット補正サンプル値系列(k)を得る。

【0022】以上の如く、かかる構成においては、光ピックアップ1が光ディスク3のサーボエリア内に設けられた鏡面部Dをトレースする際に得られたサンプル値系列(q)に基づいてオフセットレベルを検出し、この際、得られたサンプル値系列(q)からかかるオフセットレベルを一律に減算することにより、このオフセット分を除去した補正サンプル値系列(k)を得るのである。

【0023】よって、読取信号(p)に生じるオフセットレベルが図8の如く時間経過に応じて変動してしまっても、これに追従してオフセットを除去した補正サンプル値系列(k)を得ることが出来るので、ビタビ復号器20はその復号性能を劣化させることなくデジタル信号の再生を行うことが可能となるのである。尚、上記実施例においては、光ディスク3のサーボエリア内に設けられた鏡面部Dのサンプル値に基づいてオフセット信号(r)を生成するようにしているが、かかる構成に限定されるものではない。

【0024】例えば、光ディスク3の特定エリアに、所定信号パターン(例えば、単一周波数の繰り返し信号パターン)を記録しておき、図5における同期検出回路12及びタイミング発生回路14により、かかる特定エリアに対する情報読み取り期間にてタイミング信号(t)を発生する構成としても良いのである。図9は、かかる構成における動作波形の一例を示す図である。

【0025】図の如く、サンプル値抽出回路13は、上記サンプル値系列(q)の内、タイミング信号(t)の発生期間内に得られたサンプル値、すなわち上述の所定信号パターンに対応したサンプル値をオフセットサンプル値(s)として抽出することになる。又、上記の如きデジタル信号の記録再生系をパーシャルレスポンス伝

送系(Partial Response System)として考えると、A/D変換器10にて得られるサンプル値系列(q)の取り得る値は限定される。ここで、かかるパーシャルレスポンス伝送系としてPR(1, 1)方式を適用した場合、サンプル値系列(q)として理想的に取り得る値は、例えば{0, 1, 2}の3値となる。

【0026】そこで、実際に得られるサンプル値系列(q)の各サンプル値のレベルと、例えば0.5及び1.5なる2つの閾値を比較して、このサンプル値系列(q)が{0, 1, 2}の3値のいずれに近似しているかを判定し、この内の1つのレベルに対応しているサンプル値のみを抽出してこれをオフセットサンプル値(s)とするようにしても良いのである。

【0027】図10は、かかる構成からなるデジタル信号再生装置の一例、図11は、かかる構成における動作波形の一例を示す図である。尚、図において、図5と同一機能モジュールには同一符号が付されている。かかる構成において、データ判別回路16は、A/D変換器10にて得られたサンプル値系列(q)の値が0.5以上でありかつ1.5未満であるか否かを判別して、この際0.5以上かつ1.5未満であると判定した場合はデータ判別信号を発生してこれをタイミング発生回路14に供給する。タイミング発生回路14は、かかるデータ判別信号に応じて所定パルス幅のタイミング信号(t)を発生し、これをサンプル値抽出回路13に供給する。サンプル値抽出回路13は、A/D変換器10から連続して供給されてくるサンプル値系列(q)の内、上記タイミング信号(t)の発生期間内に得られた各サンプル値を抽出し、これをオフセットサンプル値(s)としてオフセットレベル検出回路15に供給する。オフセットレベル検出回路15は、かかるオフセットサンプル値(s)の平均値をオフセットレベルとして検出して、このオフセットレベルに対応したオフセット信号(r)を減算回路11に供給する。減算回路11は、上記サンプル値系列(q)の各々から一律にオフセット信号(r)を減算し、この際得られた減算結果をオフセット補正サンプル値系列(k)としてビタビ復号器20に供給する。

【0028】要するに、A/D変換されたサンプル値系列(q)の中から所定サンプル値を抽出してこの抽出した所定サンプル値の平均値をオフセットレベルとして求めて、かかるサンプル値系列(q)の各々から一律にかかかるオフセットレベルを減算したものをオフセット補正サンプル値系列(k)とすれば良いのである。又、上記実施例においては、減算回路11を用いてサンプル値系列(q)からオフセット信号(r)を減算することによりオフセット補正されたオフセット補正サンプル値系列(k)を得る構成について説明したが、以下に、この減算回路11を用いずにオフセット補正を行う構成について説明する。

10

20

30

40

50

【0029】図12は、かかる点に鑑みてなされた本発明の第2の特徴によるデジタル信号再生装置の構成を示す図である。図12においては、かかるデジタル信号の記録再生系をPR(1,1)のパーシャルレスポンス伝送系とした場合に適用されるデジタル信号再生装置の構成の一例を示すものである。

【0030】図において、光ピックアップ1は、スピンドルモータ2によって回転駆動される光ディスク3に光ビームを照射する。更に、光ピックアップ1は、かかる光ディスク3からの反射光を光電変換して読取信号

(p)を得て、これをコンデンサC及び抵抗Rからなるバイアス回路4に供給する。バイアス回路4は、光ピックアップ1から供給された読取信号(p)中の直流成分を除去してこれをA/D変換器10に供給する。A/D変換器10は、かかるバイアス回路4を介して光ピックアップ1から供給された読取信号を所定サンプルタイミングにてデジタルのサンプル値系列(q)に変換してこれをデータ判別回路16、サンプル値抽出回路13及びビタビ復号器20に夫々供給する。

【0031】データ判別回路16は、A/D変換器10にて得られたサンプル値系列(q)の値が0.5以上でありかつ1.5未満であるか否かを判別し、この際0.5以上かつ1.5未満であると判定した場合はデータ判別信号を発生してこれをタイミング発生回路14に供給する。タイミング発生回路14は、かかるデータ判別信号に応じて所定パルス幅のタイミング信号(t)を発生し、これをサンプル値抽出回路13に供給する。サンプル値抽出回路13は、A/D変換器10から連続して供給されてくるサンプル値系列(q)の内、上記タイミング信号(t)の発生期間内に得られた各サンプル値を抽出し、これをオフセットサンプル値(s)としてオフセットレベル検出回路15に供給する。オフセットレベル検出回路15は、かかるオフセットサンプル値(s)の平均値をオフセットレベルとして検出して、このオフセットレベルに対応したオフセット信号(r)を加算回路24に供給する。予測値メモリ30には、サンプル値系列(q)の各サンプル値として取り得る理想的な値(ノイズ等の影響を受けない場合に得られる値)としての複数の予測サンプル値が予め記憶されており、これら予測サンプル値の各々が加算回路24に夫々供給される。加

と表すことが出来る。一方、図5に示されるが如き構成においては、サンプル値系列(q)からこのオフセットレベルRが減算された値がビタビ復号器20に供給されるので、そのブランチメトリック演算回路21にて生成

となる。

【0037】よって、両式が同一のブランチメトリック信号をバスメトリック演算回路22に供給していることが確認出来る。従って、上記図12の構成においても、

算回路24は、予測値メモリ30に記憶されている全ての予測サンプル値の各々に一律に上述のオフセット信号(r)を加算したオフセット補正予測サンプル値を得てこれらをビタビ復号器20に供給する。尚、ビタビ復号器20は、図3にて示されるが如き構成と同一構成である。

【0032】次に、かかる構成における動作例を図13を参照しつつ説明する。先ず、A/D変換器10にて得られる理想的なサンプル値系列(q)の取り得る値は{0, 1, 2}の3つであるので、かかる値の各々が予測サンプル値として予測値メモリ30に記憶されている。ここで、図13に示されるが如く、読取信号(p)に時間経過に応じて変動するオフセットが生じると、A/D変換器10にて得られるサンプル値系列(q)は、このオフセットに応じた分だけレベルシフトした値となる。この際、サンプル値抽出回路13は、A/D変換器10にて得られたサンプル値系列(q)の内、かかるサンプル値系列(q)の値が0.5~1.5に収まっているサンプル値のみを抽出し、これをオフセットサンプル値(s)としてオフセットレベル検出回路15に供給する。オフセットレベル検出回路15は、かかるオフセットサンプル値(s)の平均値をオフセットレベルとしてこのオフセットレベルに対応したオフセット信号(r)を加算回路24に供給する。よって、加算回路24からは、3つの予測サンプル値{0, 1, 2}の各々に、かかるオフセット信号(r)を一律に加算したオフセット補正予測サンプル値が図13の如く出力されるのである。

【0033】ビタビ復号器20内のブランチメトリック演算回路21は、かかる加算回路24から供給されたオフセット補正予測サンプル値とサンプル値系列(q)との2乗誤差、すなわち{[サンプル値系列(q)] - [オフセット補正予測サンプル値]}<sup>2</sup>をブランチメトリック信号としてバスメトリック演算回路22に供給する。

【0034】この際、オフセットレベルをRとすると、ビタビ復号器20のブランチメトリック演算回路21にて生成されるブランチメトリック信号は、

【0035】

【数1】

$$[R + \text{予測サンプル値}]^2 \cdots (1)$$

されるブランチメトリック信号は、

【0036】

【数2】

$$[\text{サンプル値系列}(q) - R]^2 \cdots (2)$$

図5に示されるが如き構成と同様に、サンプル値系列(q)のオフセット成分を除去しつつビタビ復号を行うことが可能となるのである。

【0038】尚、かかる図12の構成においては、オフ



セット分を加算したオフセット補正予測サンプル値を、加算回路 24 にて得る構成としているが、かかる構成に限定されるものではない。例えば、この加算回路 24 を用いずに、予め、生じ得るオフセット値を予測サンプル値の各々に加算したものをオフセット補正予測サンプル値として作成しておき、これを予測値メモリに記憶しておいても良いのである。

【0039】図 14 は、かかる点に鑑みてなされた本第 2 の特徴の他の実施例によるデジタル信号再生装置の構成を示す図である。尚、図において図 12 と同一機能モジュールには同一符号が付されている。図において、アドレス生成回路 25 は、オフセットレベル検出回路 15 から供給されたオフセット信号 (r) に応じたアドレス信号を予測値メモリ 30' に供給する。予測値メモリ 30' は、供給されたアドレス信号に応じたオフセット補正予測サンプル値の各々を記憶内容の中から読出してこれをビタビ復号器 20 に供給する。

【0040】図 15 は、予測値メモリ 30' のメモリマップの一例を示す図である。例えば、サンプル値系列 (q) にオフセットが全く生じていない場合はオフセット信号 (r) は「0」となる。この際、アドレス生成回路 25 はアドレス信号として「3」を予測値メモリ 30' に供給する。予測値メモリ 30' は、かかるアドレス信号に応じてその記憶内容である「0」、「1」、「2」各々をオフセット補正予測サンプル値としてブランチメトリック演算回路 21 に供給する。又、サンプル値系列 (q) に「-0.2」のオフセットが生じている場合は、これに応じてオフセット信号 (r) は「-0.2」となる。この際、アドレス生成回路 25 はアドレス信号として「1」を予測値メモリ 30' に供給する。予測値メモリ 30' は、かかるアドレス信号に応じてその記憶内容である「-0.2」、「0.8」、「1.8」各々をオフセット補正予測サンプル値としてブランチメトリック演算回路 21 に供給するのである。又、サンプル値系列 (q) に「+0.2」のオフセットが生じている場合は、これに応じてオフセット信号 (r) は「0.2」となる。この際、アドレス生成回路 25 はアドレス信号として「5」を予測値メモリ 30' に供給する。予測値メモリ 30' は、かかるアドレス信号に応じてその記憶内容である「0.2」、「1.2」、「2.2」各々をオフセット補正予測サンプル値としてブランチメトリック演算回路 21 に供給するのである。

【0041】又、上記図 10 及び図 12 にて示される実施例においては、データ判別回路 16 及びサンプル値抽出回路 13 からなるサンプル値抽出手段により、サンプル値系列 (q) の内から、そのサンプル値の値がゼロクロス近傍 (0.5~1.5) に収まっているサンプル値を抽出し、これをオフセットサンプル値 (s) としてオフセットレベル検出回路 15 に供給する構成としている。

【0042】しかしながら、光ディスク 3 に記録情報が

高密度記録されている場合には、ランレングスの長いビットの読み取りに応じて得られた読取信号 (p) のセンターレベルと、ランレングスの短いビットの読み取りに応じて得られた読取信号 (p) のセンターレベルとが一致しなくなることがある。よって、上述の如く、そのサンプル値の値がゼロクロス近傍に収まっているサンプル値を全て抽出してこれをオフセットサンプル値 (s) としてしまうと、精度良いオフセットの検出が為されなくなるのである。

【0043】図 16 及び図 17 の各々は、かかる点に鑑みて為されたデジタル信号再生装置の他の実施例を示す図である。尚、かかる図 16 及び図 17 に示されている構成は、夫々図 10 及び図 12 にて示されるデジタル信号再生装置に対して改良を施したものであり、各々同一機能ブロックには同一符号を付してある。

【0044】かかる図 16 及び図 17 においては、図 10 及び図 12 にて示されているデータ判別回路 16、及びタイミング発生回路 14 に代わり、長ランレングス検出回路 40 を用いる構成としている。かかる長ランレングス検出回路 40 は、所定長よりも長いランレングスの記録ビットの読み取りに応じて得られたサンプル値でありかつその値がゼロクロス近傍に収まっているサンプル値が A/D 変換器 10 から出力されている区間を検出して、この検出タイミングに応じたタイミング信号 (t) をサンプル値抽出回路 13 に供給する。

【0045】以上の如く、かかる図 16 及び図 17 に示される実施例においては、長ランレングス検出回路 40 及びサンプル値抽出回路 13 からなるサンプル値抽出手段にて、所定長よりも長いランレングスの記録ビットの読み取りに応じて得られたサンプル値でありかつその値がゼロクロス近傍に収まっているサンプル値をサンプル値系列 (q) の内から抽出して、これをオフセットサンプル値 (s) としてオフセットレベル検出回路 15 に供給するようにしたのである。

【0046】よって、かかる構成によれば、光ディスク 3 に記録情報が高密度記録されている場合においても、精度良いオフセットの検出が為されるようになるのである。図 18 は、かかる長ランレングス検出回路 40 及びサンプル値抽出回路 13 の内部構成の一例を示す図である。この際、かかる図 18 に示されている実施例においては、光ディスク 3 にランレングスが 2T~8T の記録ビットが形成されている場合に、3T 以上のランレングスの記録ビットの読み取りに応じて得られたサンプル値を用いてオフセットレベルを検出する際に適用される回路構成の一例を示したものである。

【0047】図 18 において、比較器 C1 は、A/D 変換器 10 にて得られたサンプル値系列 (q) の値が第 1 スレッシュホールド T<sub>1</sub> よりも大なる場合に、論理値

「1」の信号 A1 を D フリップフロップ F1 及びエッジパターン検出回路 K1 に供給する一方、かかるサンプル

値系列 (q) の値が第 1 スレッシュホールド  $T_{s1}$  よりも小なる場合には、論理値「0」の信号 A 1 を D フリップフロップ F 1 及びエッジパターン検出回路 K 1 に供給する。尚、上記第 1 スレッシュホールド  $T_{s1}$  は、サンプル値系列 (q) の平均中心レベルよりも大なる値に設定されている。D フリップフロップ F 1 は、供給された信号 A 1 を、上記 A/D 変換器 10 における所定サンプルタイミングと同一タイミングにて順次取り込みこれを信号 A 2 として D フリップフロップ F 2 及びエッジパターン検出回路 K 1 の各々に供給する。D フリップフロップ F 2

は、供給された信号 A 2 を、上記 A/D 変換器 10 における所定サンプルタイミングと同一タイミングにて順次取り込みこれを信号 A 3 としてエッジパターン検出回路 K 1 に供給する。

【0048】比較器 C 2 は、A/D 変換器 10 にて得られたサンプル値系列 (q) の値が第 2 スレッシュホールド  $T_{s2}$  よりも大なる場合に、論理値「1」の信号 B 1 を D フリップフロップ F 3 及びエッジパターン検出回路 K 1 に供給する一方、かかるサンプル値系列 (q) の値が第 2 スレッシュホールド  $T_{s2}$  よりも小なる場合には、論理値「0」の信号 B 1 を D フリップフロップ F 3 及びエッジパターン検出回路 K 1 に供給する。この際、上記第 2 スレッシュホールド  $T_{s2}$  の値は、上記平均中心レベルよりも小なる値に設定されている。D フリップフロップ F 3 は、供給された信号 B 1 を、上記 A/D 変換器 10 における所定サンプルタイミングと同一タイミングにて順次取り込みこれを信号 B 2 として D フリップフロップ F 4 及びエッジパターン検出回路 K 1 の各々に供給する。D フリップフロップ F 4 は、供給された信号 B 2 を、上記 A/D 変換器 10 における所定サンプルタイミングと同一タイミングにて順次取り込みこれを信号 B 3 としてエッジパターン検出回路 K 1 に供給する。

【0049】エッジパターン検出回路 K 1 は、上記信号 A 1 ~ A 3 及び B 1 ~ B 3 が図 19 にて示される信号論理値状態となった時にタイミング信号 (t) を発生してこれをサンプル抽出回路 13 に供給する。すなわち、エッジパターン検出回路 K 1 は、サンプル値系列 (q) の値が上記第 1 スレッシュホールド  $T_{s1}$  よりも大なる値から第 2 スレッシュホールド  $T_{s2}$  よりも小なる値へと推移する際の立ち下がりエッジ、更に、サンプル値系列 (q) の値が上記第 2 スレッシュホールド  $T_{s2}$  よりも小なる値から第 1 スレッシュホールド  $T_{s1}$  よりも大なる値へと推移する際の立ち上がりエッジを検出して、この際タイミング信号 (t) を発生するのである。

【0050】サンプル抽出回路 13 は、複数の D フリップフロップがパラレル構成となっている D レジスタ DR 1、及び DR 2 から構成されている。D レジスタ DR 1 は、上記所定サンプルタイミングと同一タイミングにてサンプル値系列 (q) を順次取り込みこれをサンプル値系列 (Dq) として D レジスタ DR 2 に供給する。D レ

ジスタ DR 2 には、上記長ランレングス検出回路 40 からタイミング信号 (t) が供給された場合にのみ、D レジスタ DR 1 から供給されたサンプル値系列 (Dq) を取り込んでこれをオフセットサンプル値 (s) として出力する。

【0051】図 20 は、上記信号 A 1 ~ A 3 及び B 1 ~ B 3 の各々が図 19 にて示されるが如き「1、0、0、1、1、0」となる立ち下がりエッジ検出時、すなわちサンプル値系列 (q) の値が上記第 1 スレッシュホールド  $T_{s1}$  よりも大なる値から第 2 スレッシュホールド  $T_{s2}$  よりも小なる値へと推移する際のサンプル値系列 (Dq)、タイミング信号 (t)、及びオフセットサンプル値 (s) の一例を示す図である。この際、上記第 1 スレッシュホールド  $T_{s1}$  よりも小でありかつ第 2 スレッシュホールド  $T_{s2}$  よりも大なる  $Dq_2$  の値がオフセットサンプル値 (s) となる。

【0052】又、図 21 は、図 16 及び図 17 にて示されるデジタル信号再生装置における長ランレングス検出回路 40 及びサンプル値抽出回路 13 として、図 18 に示されるが如き構成を採用した際の動作波形の一例を示す図である。尚、図 21 においては、図 16 ~ 図 18 に示されている信号と同一信号には同一符号を付してある。かかる図 21 に示されるが如く、光ディスク 3 上の記録トラックに形成されたランレングス長  $2T \sim 4T$  の記録ビットの内、 $2T$  の記録ビットを読み取った際に得られたサンプル値系列 (q) の値は、ピックアップの応答特性の影響により、いずれも第 1 スレッシュホールド  $T_{s1}$  よりも小であり、かつ第 2 スレッシュホールド  $T_{s2}$  よりも大なる値となる。よって、この際、長ランレングス検出回路 40 におけるエッジパターン検出回路 K 1 からは、かかる図 21 に示されるようにタイミング信号 (t) が出力されないのである。従って、図 18 に示されるが如き構成の長ランレングス検出回路 40 及びサンプル値抽出回路 13 を採用することにより、 $3T$  以上のランレングス長の記録ビットの読み取りに応じて得られたサンプル値を用いたオフセットレベル調整が為されるのである。

【0053】以上の如く、図 18 に示される長ランレングス検出回路 40 においては、光ディスク 3 に記録情報が高密度記録されている場合にはランレングス  $2T$  の記録ビットの読み取りに応じて得られた読取信号 (p) の振幅値が、ランレングス  $3T$  以上の記録ビットの読み取りに応じて得られた読取信号 (p) の振幅値よりも小なる値になる事に着目して、サンプル値系列 (q) のレベル推移が所定範囲 (第 1 スレッシュホールド  $T_{s1}$  ~ 第 2 スレッシュホールド  $T_{s2}$ ) を越えたことを検出することにより  $3T$  以上のランレングス検出を行うようにしたのである。

【0054】又、上記図 10 にて示される実施例においては、データ判別回路 16 及びサンプル値抽出回路 13 からなるサンプル値抽出手段は、A/D 変換器 10 から供給されたサンプル値系列 (q) を用いてオフセットサ

ンプル値 (s) を生成する構成としているが、図 2 2 に示されるように、減算回路 1 1 にて得られたオフセット補正サンプル値系列 (k) をかかるサンプル値抽出手段に帰還供給する構成としても構わない。

#### 【 0 0 5 5 】

【発明の効果】以上の如く、本発明の第 1 の特徴によるデジタル信号再生装置においては、記録媒体から読み取られた読取信号を A/D 変換してデジタルのサンプル値系列に変換し、かかるサンプル値系列の中から所定サンプル値を抽出してこの所定サンプル値の平均値をオフセットレベルとして検出し、このオフセットレベルを上記 A/D 変換されたサンプル値から一律に減算することにより、オフセットを除去した補正サンプル値を得る構成としている。

【 0 0 5 6 】又、本発明の第 2 の特徴によるデジタル信号再生装置は、記録媒体から読み取られた読取信号を A/D 変換してデジタルのサンプル値系列に変換し、かかるサンプル値系列の中から所定サンプル値を抽出してこの所定サンプル値の平均値をオフセットレベルとし、このオフセットレベルをビタビ復号器における予測サンプル値の各々に一律に加算した補正予測サンプル値に基づいて上記サンプル値系列に対してビタビ復号を実施する構成としている。

【 0 0 5 7 】よって、本発明によれば、記録データに直流成分が含まれる場合や、光学式記録媒体の反射率及び屈折率等の光学的特性が変動した場合に読取信号にオフセットが生じてしまっても、このオフセット分を除去しつつビタビ復号を実行することが可能となるので、かかるビタビ復号における復号性能を劣化させることなくデジタル信号の再生を行うことが出来るのである。

#### 【図面の簡単な説明】

【図 1】従来のデジタル信号再生装置の構成を示す図である。

【図 2】読取信号 (p) の波形の一例を示す図である。

【図 3】ビタビ復号器 2 0 の内部構成を示す図である。

【図 4】バスメモリ 2 3 の内部構成の一例を示す図である。

【図 5】本発明の第 1 の特徴によるデジタル信号再生装置の構成を示す図である。

【図 6】光ディスク 3 の構成の一例を示す図である。

【図 7】本発明の第 1 の特徴のデジタル信号再生装置による動作波形を示す図である。

【図 8】本発明の第 1 の特徴のデジタル信号再生装置

による動作波形を示す図である。

【図 9】本発明の第 1 の特徴のデジタル信号再生装置の他の実施例による動作波形を示す図である。

【図 1 0】本発明の第 1 の特徴のデジタル信号再生装置の他の実施例による構成を示す図である。

【図 1 1】本発明の第 1 の特徴のデジタル信号再生装置の他の実施例による動作波形を示す図である。

【図 1 2】本発明の第 2 の特徴によるデジタル信号再生装置の構成を示す図である。

【図 1 3】本発明の第 2 の特徴のデジタル信号再生装置による動作波形を示す図である。

【図 1 4】本発明の第 2 の特徴のデジタル信号再生装置の他の実施例による構成を示す図である。

【図 1 5】予測値メモリ 3 0' のメモリマップの一例を示す図である。

【図 1 6】本発明の第 1 の特徴のデジタル信号再生装置の他の実施例による構成を示す図である。

【図 1 7】本発明の第 2 の特徴のデジタル信号再生装置の他の実施例による構成を示す図である。

【図 1 8】長ランレングス検出回路 4 0 及びサンプル値抽出回路 1 3 の内部構成の一例を示す図である。

【図 1 9】エッジパターン検出回路 K 1 の動作を説明するための図である。

【図 2 0】長ランレングス検出回路 4 0 及びサンプル値抽出回路 1 3 の動作波形を示す図である。

【図 2 1】本発明のデジタル信号再生装置の他の実施例による動作波形を示す図である。

【図 2 2】本発明の第 1 の特徴のデジタル信号再生装置の他の実施例による構成を示す図である。

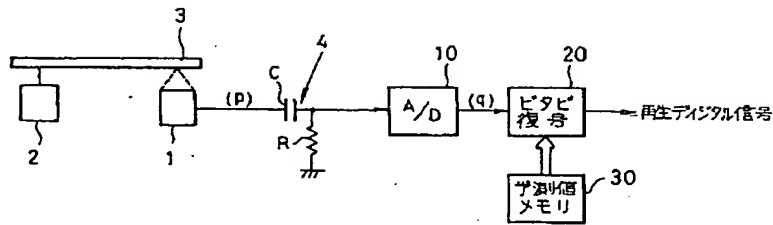
#### 【主要部分の符号の説明】

- 1 1 減算回路
- 1 2 同期検出回路
- 1 3 サンプル値抽出回路
- 1 4 タイミング発生回路
- 1 5 オフセットレベル検出回路
- 2 0 ビタビ復号器
- 2 1 ブランチメトリック演算回路
- 2 2 バスメトリック演算回路
- 2 3 バスメモリ
- 2 4 加算回路
- 3 0 予測値メモリ
- 4 0 長ランレングス検出回路

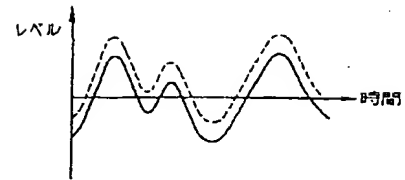
【図 1 9】

A1	A2	A3	B1	B2	B3	
1	0	0	1	1	0	立ち下がりエッジ検出時
0	0	1	0	1	1	立ち上がりエッジ検出時

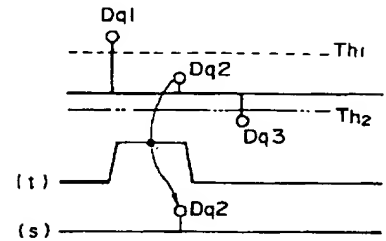
【図 1】



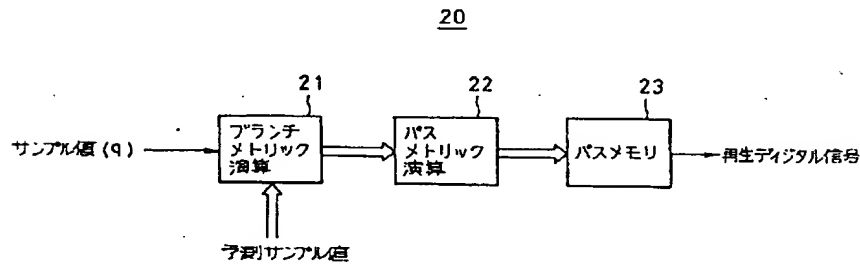
【図 2】



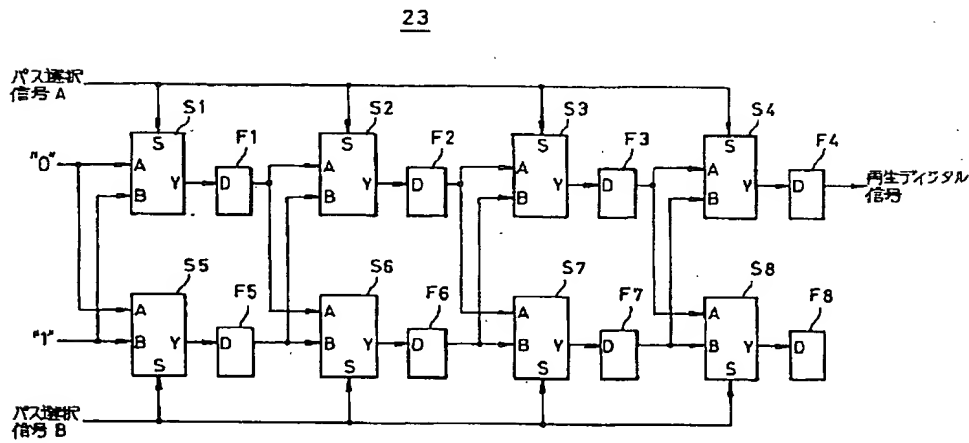
【図 20】



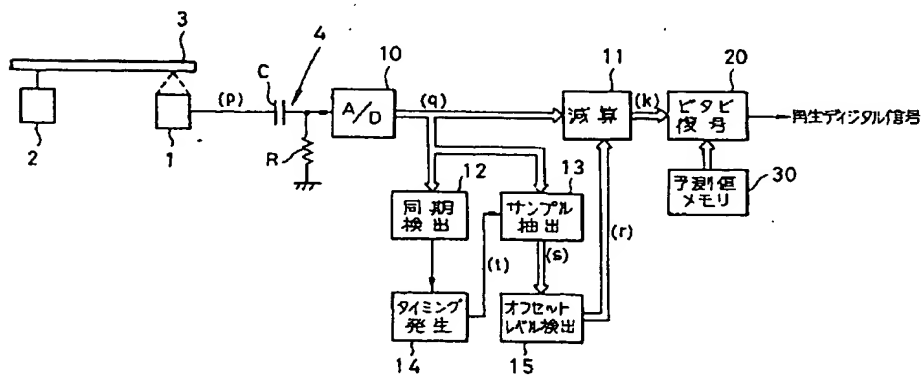
【図 3】



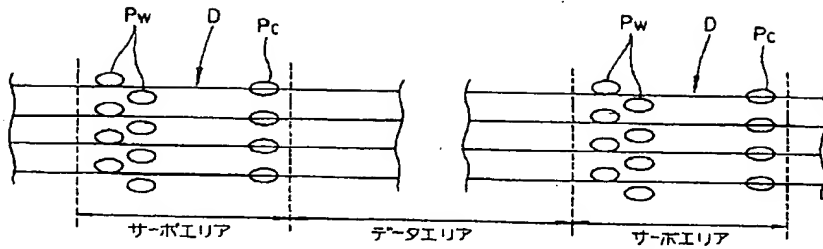
【図 4】



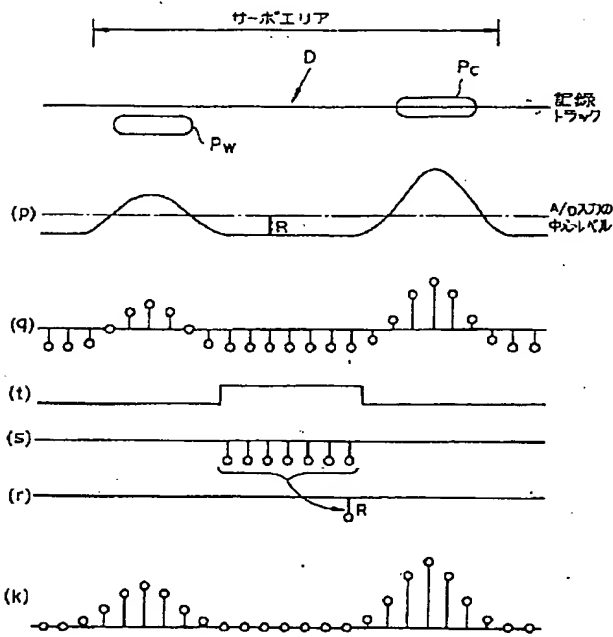
【図 5】



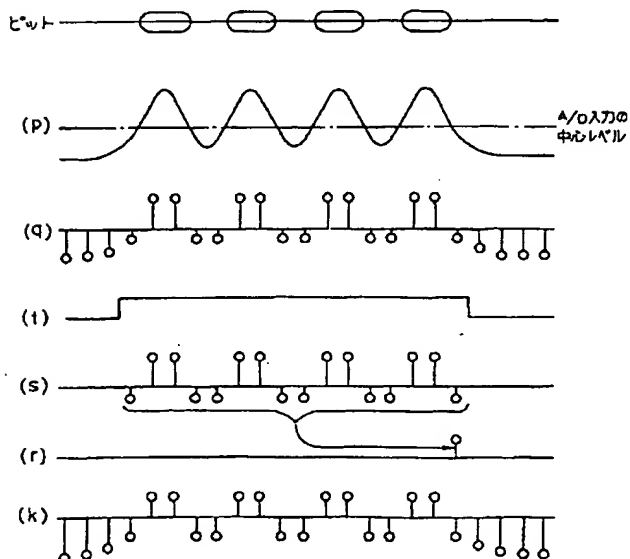
【図 6】



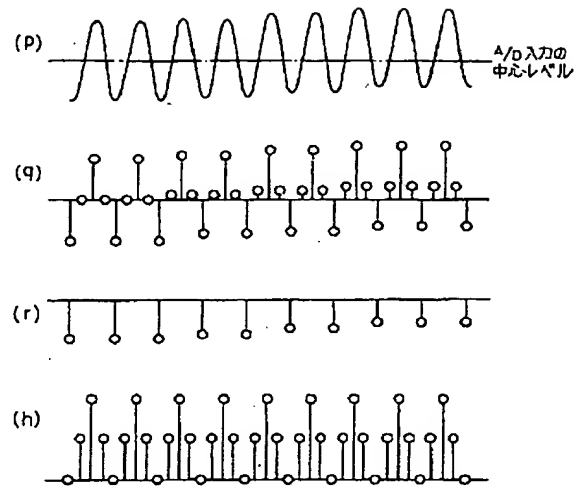
【図 7】



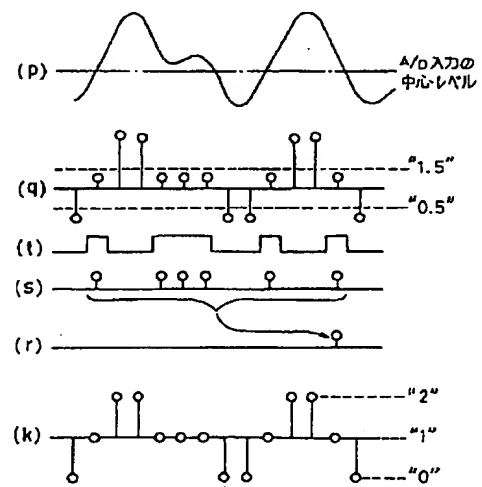
【図 9】



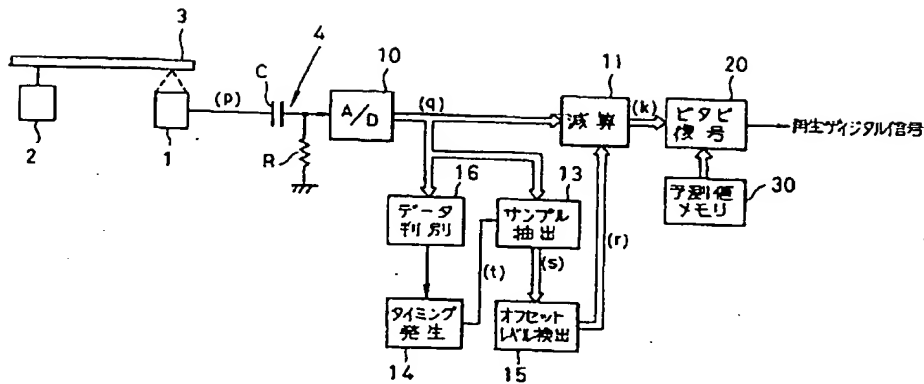
【図 8】



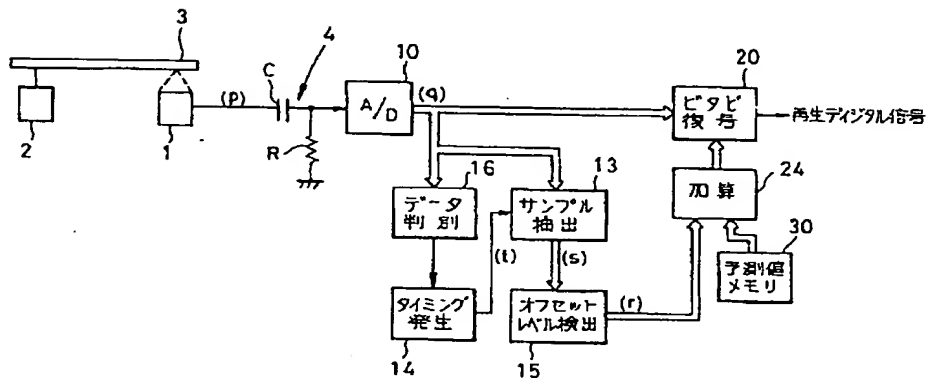
【図 11】



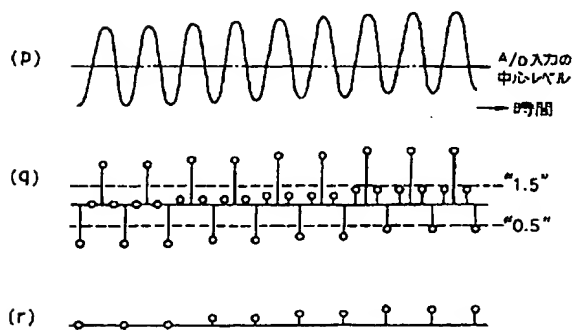
【図 10】



【図 12】



【図 13】



オフセット補正  
サンプル値

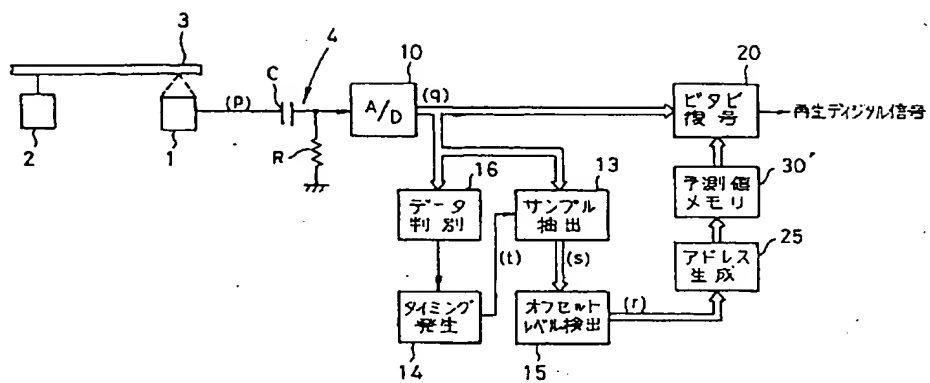
2" の予測値  
1" の予測値  
0" の予測値

A/D 出力の  
中心レベル

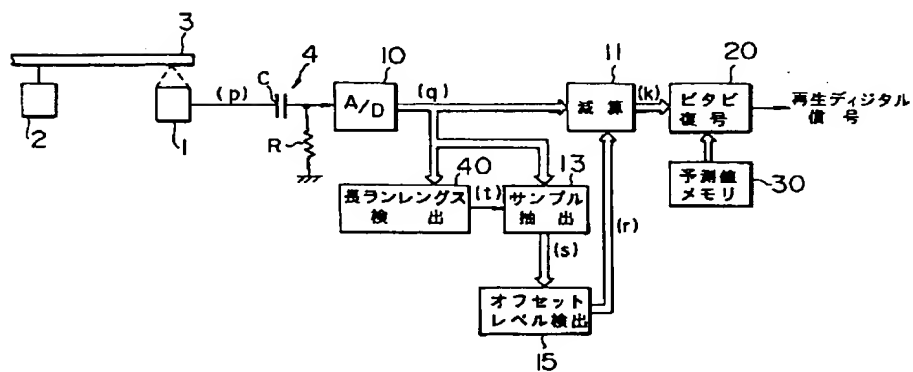
【図 15】

オフセット	アドレス	記憶データ		
-0.3	0	-0.3	0.7	1.7
-0.2	1	-0.2	0.8	1.8
-0.1	2	-0.1	0.9	1.9
0.0	3	0	1	2
0.1	4	0.1	1.1	2.1
0.2	5	0.2	1.2	2.2
0.3	6	0.3	1.3	2.3

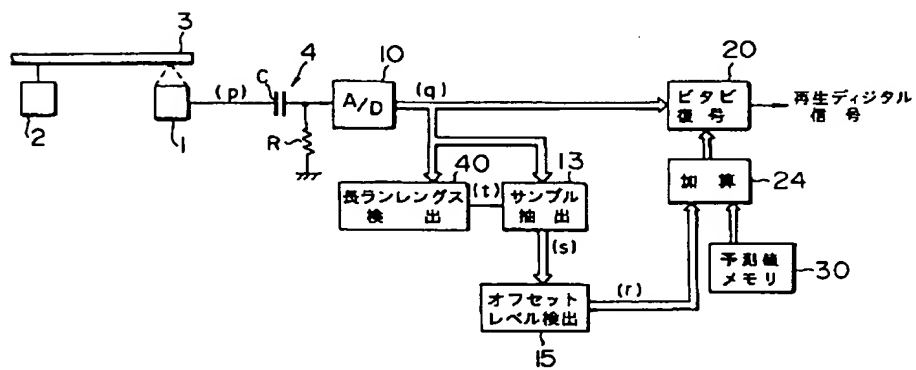
【図 1 4】



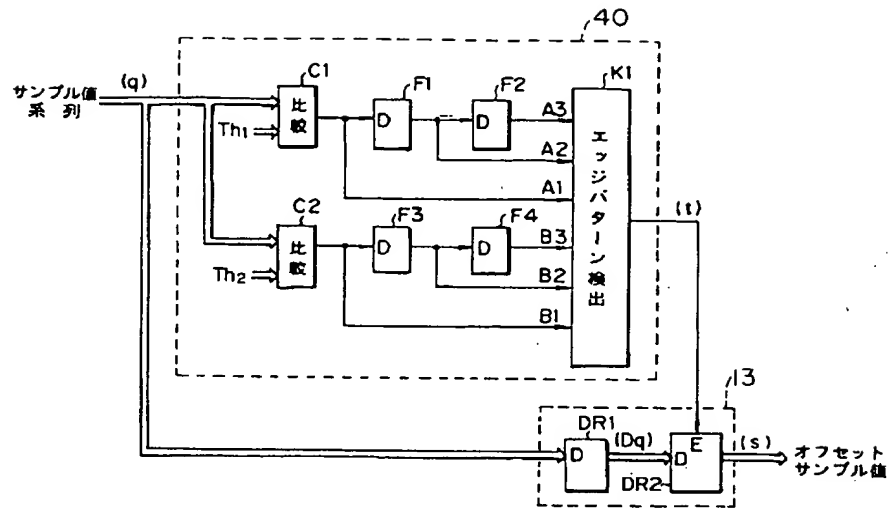
【図 1 6】



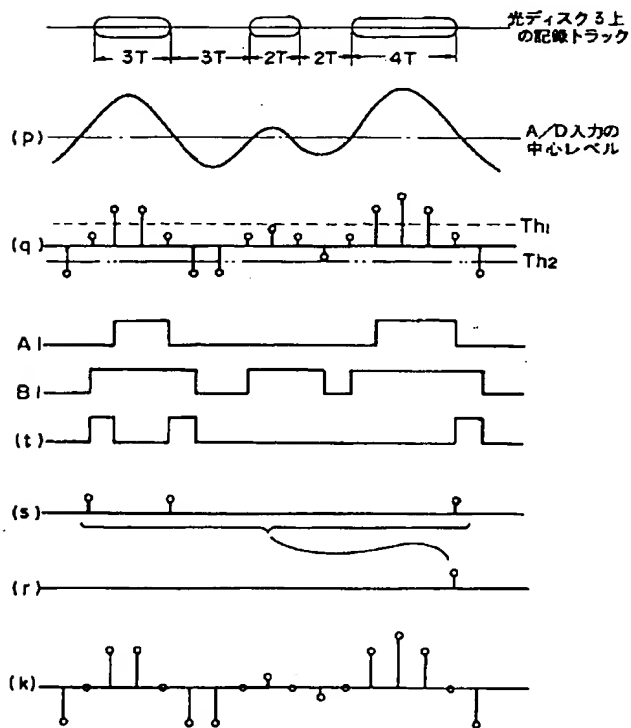
【図 1 7】



【図 18】



【図 21】





【図 2 2】

